

Plano de Ensino

1) Identificação

Disciplina: INE5406 - Sistemas Digitais
Turma(s): 0232B
Carga horária: 90 horas-aula Teóricas: 54 Práticas: 36
Período: 2º semestre de 2008

2) Cursos

- Ciências da Computação (208)

3) Requisitos

- Ciências da Computação (208)
 - EEL5105 - Circuitos e Técnicas Digitais

4) Professores

- Jose Luis Almada Guntzel (j.guntzel@ufsc.br)

5) Ementa

Máquinas seqüenciais síncronas (Mealy e Moore) e sua representação (diagramas de transição e descrição em HDL). Síntese de circuitos seqüenciais (minimização e codificação de estados). Mapeamento e alternativas de implementação de máquinas de estado ("hardwired", PLA, ROM e PLD). Estudos de casos: controladores de memória, de interrupção, de DMA. Simulação de sistemas digitais descritos em HDL no nível de transferência entre registradores. CPU vista como um sistema digital (datapath e unidade de controle). Unidade de controle de uma CPU simples ("hardwired" e microprogramada).

6) Objetivos

Geral: Abordar aspectos da implementação física dos sistemas computacionais, complementando os assuntos abordados pela disciplina pré-requisito (EEL 5105 - Circuitos e Técnicas Digitais).

Específicos:

- Introduzir o modelo clássico de sistema digital (datapath x controle), relacionando-o com a organização de processadores.
- Estudar os princípios do projeto de sistemas digitais no nível RT (transferência entre registradores).
- Familiarizar o aluno com a descrição de sistemas digitais no nível RT.
- Familiarizar o aluno com o uso de uma linguagem de descrição de hardware (HDL) e com o fluxo de projeto de sistemas digitais, visando sua implementação em FPGAs.
- Fornecer ao aluno uma visão geral dos elementos envolvidos na exploração do espaço de soluções no projeto de sistemas digitais.

7) Conteúdo Programático

- 7.1) Formas de implementação de sistemas digitais. [3 horas-aula]
 - Soluções masked.
 - Componentes configuráveis (PLDs, SPLDs e FPGAs).
- 7.2) Projeto de unidade lógico-aritmética (ULA). [6 horas-aula]
 - Adição de números sem sinal.
 - Adição de números com sinal.
 - O somador paralelo ripple-carry.
 - O subtrator.
 - Somador-subtrator.
 - Overflow.
 - Funcionamento e características temporais de registradores.
- 7.3) Máquinas seqüenciais síncronas. [21 horas-aula]
 - Sincronismo com sinal de relógio (período, frequência, escorregamento).
 - Modelos de Moore e de Mealy: estrutura, representações do comportamento (equações de estados e de saídas, tabelas de transição, diagramas de estados).

- Análise de circuitos sequenciais síncronos.
 - Minimização e codificação de estados. Exemplos.
 - Mapeamento e alternativas de implementação de máquinas de estado: "hardwired", PLA, ROM e PLD.
 - Estudos de caso: controladores de memória, de interrupção e de DMA.
- 7.4) Projeto de sistemas digitais no nível de transferência entre registradores (RT). [24 horas-aula]
- Componentes do nível RT.
 - O modelo clássico de sistema Digital: bloco operativo x bloco de controle (datapath x controle).
 - Estudos de caso e exploração do espaço de soluções.
 - Análise de custo x desempenho.
- 7.5) Uso de linguagem de descrição de hardware (HDL). [8 horas-aula]
- Estudo de caso (VHDL): histórico, construções da linguagem, comandos, processos.
 - Projeto de sistemas digitais com ferramentas computacionais.
 - Descrição de circuitos combinacionais com HDL, síntese e simulação para FPGAs.
- 7.6) Descrição de circuitos sequenciais com HDL. [12 horas-aula]
- Síntese para FPGAs e simulação.
 - Estudos de caso.
- 7.7) Descrição de sistemas digitais no nível RT com HDL. [16 horas-aula]
- Síntese para FPGAs e simulação.
 - Exploração do espaço de soluções.

8) Metodologia

7.1. Instrumentos metodológicos

Os aspectos mais relevantes relacionados ao conteúdo da disciplina serão expostos e discutidos nas aulas teóricas utilizando projetor multimídia e transparências preparadas pelo professor seguindo, apoiando-se no livro-texto adotado. Os conceitos apresentados serão ilustrados por meio de exemplos apresentados pelo professor e de exercícios que serão realizados pelos alunos e resolvidos pelo professor em sala de aula. Para a fixação destes conceitos, o professor indicará exercícios extra-classe, a serem resolvidos pelos alunos.

Os conceitos teóricos serão exercitados nas aulas práticas em laboratório por meio do uso da ferramenta Quartus II da empresa Altera, ferramenta de síntese automática de sistemas digitais, que irá rodar com licença gratuita para uso limitado ao ensino (versão Web Edition). Os sistemas digitais a serem sintetizados serão descritos em linguagem de descrição de hardware VHDL, a qual é uma das duas linguagens mais usadas no mundo com esta finalidade. Para tanto, nas aulas práticas serão mostrados diversos exemplos de descrições de sistemas digitais em VHDL. As principais características e limitações de cada descrição serão apresentadas e discutidas.

As aulas práticas em laboratório serão de duas naturezas: aulas expositivas e aulas de experimentação. Nas aulas expositivas serão apresentadas e ilustradas características da linguagem HDL e/ou da ferramenta de síntese utilizadas. Nas aulas de experimentação os alunos receberão um roteiro de experimento a ser realizado e deverão entregar, ao final da aula, um relatório, preenchido na própria folha do roteiro do experimento. São previstas de três a quatro aulas práticas de experimentação.

Como instrumento adicional, haverá um horário semanal de atendimento extra-classe (com duração de 2 horas), mediante agendamento prévio.

Nas aulas práticas de laboratório, prevê-se a colaboração de estagiário de docência, de acordo com as normas da UFSC e do INE.

Aos alunos que queiram aprofundar-se em tópicos avançados, sugere-se a leitura da bibliografia complementar.

7.2 Pressupostos da metodologia

A metodologia adotada pressupõe que os alunos de um curso diurno não se limitem a comparecer às aulas, mas utilizem para as atividades extra-classe associadas a esta disciplina (leituras, resolução de exercícios, exercícios de uso da ferramenta de síntese e execução do trabalho prático) um número de horas igual ou superior ao número de horas-aula em sala de aula.

Pressupõe-se que os alunos tenham estudado o conteúdo utilizando a bibliografia indicada e tenham resolvido, como atividade extra-classe, todos os exercícios propostos pelo professor.

9) Avaliação

8.1. Instrumentos de avaliação

A avaliação da aprendizagem é realizada através de três provas escritas (P1, P2 e REC), um conjunto de relatórios de aulas de laboratório (R1, R2, R3...) e um trabalho prático (T).

As duas primeiras provas (P1 e P2) são provas regulares e a última (REC) corresponde a uma prova de recuperação (conforme art. 70, § 2º, da Resolução 17/CUn/97).

Os tópicos do conteúdo programático serão assim avaliados:

- P1: Tópicos 1, 2 e 3
- P2: Tópico 4
- R1, R2, R3...: Tópicos 5, 6 e 7
- REC: Tópicos 1 a 7

Para a realização das três provas, serão alocadas 09 horas-aula da carga da disciplina.

Nas aulas práticas de experimentação os experimentos serão realizados por grupos de no máximo dois alunos. Cada grupo deverá entregar um relatório ao final da aula. A ausência do(a) aluno(a) implica em lhe ser atribuída nota zero no respectivo relatório. O(A) aluno(a) que chegar atrasado(a) às aulas de laboratório (fora do intervalo de tolerância estabelecido pelo professor) ou se ausentar dela antes de concluir os experimentos terá sua nota no respectivo relatório multiplicada por 0,5 para refletir sua participação parcial.

O trabalho prático (T) deverá ser realizado por grupos de, no máximo, três alunos utilizando horário extra-classe. Os trabalhos corresponderão ao projeto de um sistema digital completo, consistindo de refinamento da especificação inicial fornecida pelo professor, codificação em HDL, síntese e verificação por simulação utilizando a ferramenta adotada na disciplina e documentação (por meio de um relatório escrito, entregue na mesma aula da apresentação). Entre a 8ª e a 9ª aula prática o professor irá apresentar quatro opções de especificação inicial, oportunidade em que será sorteada a especificação a ser seguida por cada grupo. Os trabalhos serão apresentados ao professor em laboratório, nas duas últimas aulas de laboratório do semestre, antes da prova P2.

A avaliação global da parte prática da disciplina dará origem à nota MP, assim calculada:

$$MP = (LB + 2 \times T) / 3$$

onde LB é a média aritmética das notas dos relatórios (R1, R2, R3 ...).

A nota final (NF) será calculada como função da frequência do aluno e das notas por ele obtidas nas provas, nos relatórios e no trabalho prático, conforme formalizado a seguir.

8.2. Critérios para aprovação ou reprovação

a) O aluno que não comparecer a no mínimo 75% das aulas será considerado reprovado por frequência insuficiente (FI), de acordo com o artigo 73, do Capítulo I, Seção IX do Regimento Geral da UFSC. Neste caso, NF = 0,0.

b) O critério para aprovação ou reprovação dos alunos com frequência suficiente (FS) baseia-se na média final (MF) assim calculada: $MF = (P1 + P2 + MP) / 3$.

c) Será considerado aprovado o aluno com FS e $MF \geq 6,0$. Neste caso, NF = MF.

d) Será considerado reprovado o aluno com FS e $MF < 3$. Neste caso, NF = MF.

Conforme parágrafo 2º do artigo 70 da Resolução 17/CUn/97, o aluno com frequência suficiente (FS) e média final no período (MF) entre 3,0 e 5,5 terá direito a uma nova avaliação ao final do semestre (REC), sendo a nota final (NF) calculada conforme parágrafo 3º do artigo 71 desta resolução, ou seja: $NF = (MF + REC) / 2$.

10) Cronograma

O cronograma de aulas e avaliações será publicado (e atualizado conforme a necessidade) na URL:

<http://www.inf.ufsc.br/~guntzel/ine5406/ine5406.html>.

Entretanto, as datas prováveis para os principais eventos da disciplina são:

- P1: 1/10/2008.
- P2: 19/11/2008.
- especificação inicial de T: 25/09/2008.
- apresentação de T: 13/11/2008 e 20/11/2008.
- REC: 3/12/2008.

As provas serão realizadas sempre no horário das aulas teóricas, (quartas-feiras, das 13:30 às 16:00). As atividades relacionadas ao trabalho prático ocorrerão preferencialmente durante os horários das aulas práticas de laboratório.

11) Bibliografia Básica

- KATZ, Randy; BORRIELLO, Gaetano. Contemporary Logic Design. 2nd Edition. -Upper Saddle River, NJ: Prentice Hall, 2005. 590p.

12) Bibliografia Complementar

- ASHEDEN, Peter J. The Student's Guide to VHDL. San Francisco, California: Morgan Kaufmann Publishers, 1998. 312p.

- BROWN, Stephen; VRANESIC, Zvonko. Fundamentals of Digital Logic with VHDL Design. 2nd Edition. New York: McGraw Hill, 2004. 939p.
- DEWEY, Allen. Analysis and Design of Digital Systems with VHDL. Boston: International Thomson Publishing, 1997. 682p.
- CARRO, Luigi. Projeto e Prototipação de Sistemas Digitais. Porto Alegre: Editora da Universidade (UFRGS), 2001.
- PEDRONI, Volnei. Circuit Design with VHDL. Cambridge, MA: MIT Press, 2004. 363p.
- YALAMANCHILI, Sudhakar. Introductory VHDL: From simulation to synthesis. Upper Saddle River: Prentice Hall, 2001. 401p.
- UYEMURA, John P. Sistemas Digitais: uma abordagem integrada. São Paulo: Pioneira Thomson Learning, 2002. 433p.